

112-2 大葉大學 完整版課綱

基本資料

課程名稱	數位系統設計	科目序號/代號	0596 /IFI3004
必選修/學分數	必修 /3	上課時段/地點	(二)567 /H708
授課語言別	中文	成績型態	數字
任課教師 / 專兼任別	蔡渙良 / 專任	畢業班/非畢業班	非畢業班
學制/系所/年班	大學日間部 / 資訊工程學系 / 2年1班		
Office Hour / 地點	(一) 16:20~17:10、(二) 16:20~17:10、(三) 15:20~16:10、(四) 16:20~17:10 / H715		
協同授課教師	n.a.		

課程簡介與目標

本課程介紹數位電路設計基本原理與技術，是資訊工程領域之基礎核心課程之一。課程涵蓋序向電路元件、基本序向電路(如計數器等)、序向電路時序分析、有限狀態機與序向電路設計流程等課題之探討，使學生建立數位邏輯電路的基本概念，了解數位邏輯電路的運作原理。

課程大綱

Unit 1 Latches , and Flip-Flops
Unit 2 Registers , Shift Registers , Binary Counters , and Counters for other Sequences
Unit 3 Analysis of Clocked Sequential Circuits, and State Tables and Graphs
Unit 4 Derivation of State Graphs and Tables
Unit 5 Reduction of State Tables
Unit 6 Design of Sequential Circuits

基本能力或先修課程

數位邏輯導論、組合邏輯設計

課程與系所基本素養及核心能力之關連

-  1.2 具備工程實務所需技術與使用工具的能力
-  2.1 具備實驗設計、執行與數據分析解釋的能力
-  2.2 具備專案計畫規劃、執行與報告撰寫的能力
-  2.3 具備系統設計與整合的能力
-  3.1 具備團隊合作能力與溝通技巧
-  3.3 具備持續學習的習慣與能力
-  1.1 具備資訊工程領域應用所需的數學、科學及工程知識
-  3.2 具備工程倫理與國際觀

教學計畫表

系所核心能力	權重(%) 【A】	檢核能力指標(績效指標)	教學策略	評量方法及配分 權重	核心能力 學習成績 【B】	期末學習 成績 【C=B*A】
1.2 具備工程實務所需技術與使用工具的能力	30	實踐能力	小組合作 實務操作(實驗、上機或實習等) 講述法 學生上台報告 專題報告	口頭報告: 20% 課程參與度: 20% 期末考: 40% 書面報告: 20%	加總: 100	30
2.1 具備實驗設計、執行與數據分析解釋的能力	10	專業能力	學生上台報告 實務操作(實驗、上機或實習等) 講述法 專題報告	口頭報告: 20% 課程參與度: 20% 期末考: 40% 書面報告: 20%	加總: 100	10
2.3 具備系統設計與整合的能力	20	專業能力	講述法 實務操作(實驗、上機或實習等) 學生上台報告 專題報告	期末考: 40% 課程參與度: 20% 口頭報告: 20% 書面報告: 20%	加總: 100	20
1.1 具備資訊工程領域應用所需的數學、科學及工程知識	40	專業能力	講述法 實務操作(實驗、上機或實習等) 學生上台報告 專題報告	期末考: 40% 課程參與度: 20% 口頭報告: 20% 書面報告: 20%	加總: 100	40

成績稽核

期末考: 40%
 書面報告: 20%
 課程參與度: 20%
 口頭報告: 20%

書籍類別	書名	作者
教科書	The Designer ' s Guide to VHDL	Peter J. Asbenden
教科書	數位邏輯設計與晶片實務Verilog	劉紹漢

上課進度

週次	教學內容	教學策略
1	1. 課程內容介紹 2. 分組 & 智財權宣導(含告知學生應使用正版教科書) & 交通安全宣導	講述法
2	基本數位邏輯元件 (NOT, AND, OR, NAND, NOR)	講述法、實務操作(實驗、上機或實習等)
3	數位邏輯元件 (NAND, NOR, Ex-OR, EX-NOR)	講述法、實務操作(實驗、上機或實習等)
4	組合邏輯電路(半加法器、全加法器)	講述法、實務操作(實驗、上機或實習等)
5	組合邏輯電路(BCD加法器、Look-ahead全加法器)	講述法、實務操作(實驗、上機或實習等)
6	組合邏輯電路(半減法器、全減法器)	講述法、實務操作(實驗、上機或實習等)
7	組合邏輯電路(BCD減法器、2 ' 補數全減法器)	講述法、實務操作(實驗、上機或實習等)
8	FPGA/CPLD晶片系統	講述法、實務操作(實驗、上機或實習等)
9	期中考：友晶科技DE-10 Lite FPGA數位晶片平台	講述法、實務操作(實驗、上機或實習等)
10	組合邏輯電路(半加法器、全加法器、BCD加法器、Look-ahead全加法器) 實作	講述法、實務操作(實驗、上機或實習等)
11	組合邏輯電路(半減法器、全減法器BCD減法器、2 ' 補數全減法器) 實作	講述法、實務操作(實驗、上機或實習等)
12	組合邏輯電路(比較器) 實作	講述法、實務操作(實驗、上機或實習等)
13	組合邏輯電路(編碼器與解碼器) 實作	講述法、實務操作(實驗、上機或實習等)
14	組合邏輯電路(多工器與解多器) 實作	講述法、實務操作(實驗、上機或實習等)
15	順序邏輯電路(正反器、計數器) 實作	講述法、實務操作(實驗、上機或實習等)
16	順序邏輯電路(脈波產生器、移位暫存器)實作	講述法、實務操作(實驗、上機或實習等)
17	數位晶片系統應用實作	講述法、實務操作(實驗、上機或實習等)
18	期末考(成果展示、口頭報告)	實務操作(實驗、上機或實習等)、小組合作、學生上台報告、專題報告